

# XC2173系列

## 内置晶振电路的PLL时钟发生器

### 概要

XC2173系列是以高频、低消耗电流工作的晶振用CMOS 集成电路。

内置晶振电路、分频电路和时钟信号倍频用PLL电路。

可从主时钟 $f_0$ ，及 $f_0 \times 5$ 、 $f_0 \times 6$ 、 $f_0 \times 7$ 、 $f_0 \times 8$ 、 $f_0/2$ 、 $f_0/4$ 、 $f_0/8$ 中选择1种输出频率。

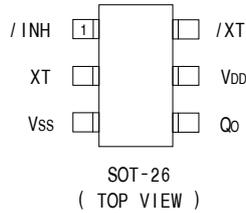
内置振荡容量、振荡反馈电阻，仅外置晶体振荡器即能够构成稳定的振荡电路。

另外，可通过外部输入基准时钟信号，产生上述的输出频率。

### 特点

- 工作频率(基频振荡) : 10MHz~25MHz
  - 分频因子 :  $f_0/2$ 、 $f_0/4$ 、 $f_0/8$
  - 倍频因子 :  $f_0 \times 5$ 、 $f_0 \times 6$ 、 $f_0 \times 7$ 、 $f_0 \times 8$
  - 输出 : 3态
  - 工作电压范围 :  $3.3V \pm 10\%$ 、 $5.0V \pm 10\%$
  - 低消耗电流 : 待机功能 (\*1)
  - 超小型封装 : SOT-26 微型模压
- (\*1) 待机时也保持振荡

### 引脚排列

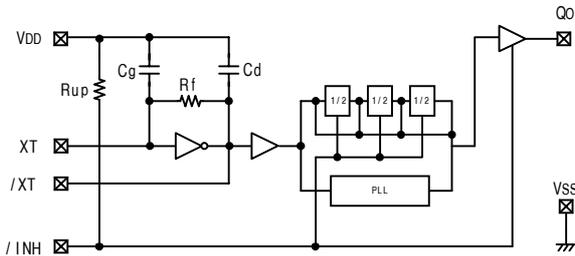


### 引脚说明

引脚序号	符号	功能
1	/INH	待机控制(*2)
2	XT	晶体振荡器连接(输入)
3	VSS	接地
4	Qo	时钟信号输出
5	VDD	电源输入
6	/XT	连接晶体振荡器(输出)或输入基准时钟信号

(\*2) 待机控制端内置上拉电阻

### 电路框图



### 产品型号定义

XC2173×××××××  
 ↑↑↑↑↑↑  
 a b c d e f

符号	内容	符号	内容
a	表示工作电平。 C: CMOS(VDD/2)	d	表示输入频率范围。 1: 10MHz~25MHz
b	表示输出形式。 M: 倍频输出 D: 分频输出	e	表示封装。 M: SOT-26
c	表示倍频和分频因子。 2: $f_0/2$ 6: $f_0 \times 6$ 4: $f_0/4$ 7: $f_0 \times 7$ 5: $f_0 \times 5$ 8: $f_0/8$ 和 $f_0 \times 8$	f	表示包装形式 R: 凹凸带 标准插入 L: 凹凸带 反向插入